



(12)发明专利申请

(10)申请公布号 CN 109671398 A

(43)申请公布日 2019.04.23

(21)申请号 201910152436.5

(22)申请日 2019.02.28

(71)申请人 厦门天马微电子有限公司

地址 361101 福建省厦门市翔安区翔安西路6999号

(72)发明人 张宇恒 袁永 李杰良 黄婉铭 翟应腾

(74)专利代理机构 北京晟睿智杰知识产权代理事务所(特殊普通合伙) 11603

代理人 于淼

(51)Int.Cl.

G09G 3/3266(2016.01)

G09G 3/3233(2016.01)

G09G 3/3291(2016.01)

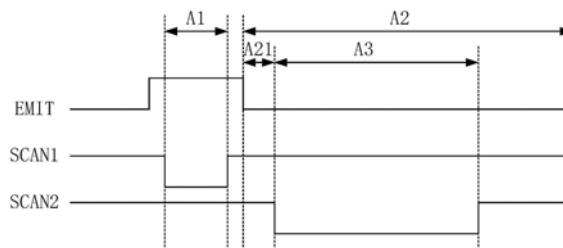
权利要求书2页 说明书12页 附图7页

(54)发明名称

像素驱动电路的驱动方法、显示面板和显示装置

(57)摘要

本发明公开了一种像素驱动电路的驱动方法、显示面板和显示装置,像素驱动电路的驱动方法中像素驱动电路包括:驱动晶体管和发光元件;驱动方法包括:数据写入阶段、发光阶段、补偿阶段,其中,发光阶段和补偿阶段交叠,且补偿阶段的起始时刻位于发光阶段开始之后。显示面板,包括显示区和非显示区;显示区包括多个阵列排布的像素单元、多条发光信号线、多条扫描信号线,像素单元包括像素驱动电路,像素驱动电路应用上述驱动方法进行驱动。显示装置包括上述显示面板。本发明可以将当前像素的电流影响实时纳入补偿范围,以实现更好的补偿效果,尽量使不同像素显示均匀,提高显示效果和显示品质。



1. 一种像素驱动电路的驱动方法,其特征在于,
所述像素驱动电路包括:驱动晶体管和发光元件;
所述驱动方法包括以下步骤:

数据写入阶段,响应第一扫描信号线上的扫描信号,将数据信号电压传输至所述驱动晶体管的栅极;

发光阶段,响应发光信号线上的发光信号,所述驱动晶体管和所述发光元件之间的驱动线路导通,所述驱动晶体管依据所述驱动晶体管的栅极的电压生成驱动电流,并驱动所述发光元件发光;

补偿阶段,响应所述发光信号线上的发光信号和第二扫描信号线上的扫描信号,采用第一电源信号电压对所述驱动晶体管的栅极电位进行补偿;

其中,所述发光阶段和所述补偿阶段交叠,且所述补偿阶段的起始时刻位于所述发光阶段开始之后。

2. 根据权利要求1所述的像素驱动电路的驱动方法,其特征在于,所述像素驱动电路还包括第一晶体管、第二晶体管、第三晶体管、第四晶体管;

所述第一晶体管的栅极与所述第一扫描信号线电连接,第一极与数据信号线电连接,第二极与第一节点电连接;其中,所述数据信号线用于提供所述数据信号电压;

所述驱动晶体管的栅极与所述第一节点电连接,第一极与第一电源信号线电连接,第二极与所述第四晶体管的第一极电连接;其中,所述第一电源信号线用于提供所述第一电源信号电压;

所述第二晶体管的栅极与所述第二扫描信号线电连接,第一极与所述第一节点电连接,第二极与所述驱动晶体管的第二极电连接;

所述第三晶体管的栅极与所述第一扫描信号线电连接,第一极与参考电压信号线电连接,第二极与所述第四晶体管的第二极电连接;其中,所述参考电压信号线用于提供参考信号电压;

所述第四晶体管的栅极与所述发光信号线电连接,第二极与所述发光元件电连接。

3. 根据权利要求2所述的像素驱动电路的驱动方法,其特征在于,所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述驱动晶体管为P型晶体管或N型晶体管。

4. 根据权利要求1所述的像素驱动电路的驱动方法,其特征在于,所述像素驱动电路还包括存储电容;所述驱动方法还包括以下步骤:

缓存阶段,响应所述发光信号线上的发光信号和第三扫描信号线上的扫描信号,将所述第一电源信号电压传输至所述存储电容,将所述第一电源信号电压存储至所述存储电容内;

其中,所述缓存阶段位于所述发光阶段开始之后且位于所述补偿阶段开始之前。

5. 根据权利要求4所述的像素驱动电路的驱动方法,其特征在于,所述像素驱动电路还包括第五晶体管、第六晶体管、第七晶体管、第八晶体管、第九晶体管、第十晶体管;

所述第五晶体管的栅极与所述第一扫描信号线电连接,第一极与数据信号线电连接,第二极与第一节点电连接;其中,所述数据信号线用于提供所述数据信号电压;

所述驱动晶体管的栅极与所述第一节点电连接,第一极与第一电源信号线电连接,第

二极与所述第八晶体管的第一极电连接；其中，所述第一电源信号线用于提供所述第一电源信号电压；

所述第六晶体管的栅极与所述第二扫描信号线电连接，第一极与所述第一节点电连接，第二极与第二节点电连接；

所述第七晶体管的栅极与所述第一扫描信号线电连接，第一极与参考电压信号线电连接，第二极与所述第八晶体管的第二极电连接；其中，所述参考电压信号线用于提供参考信号电压；

所述第八晶体管的栅极与所述发光信号线电连接，第二极与所述发光元件电连接；

所述第九晶体管的栅极与所述第一扫描信号线电连接，第一极与所述参考电压信号线电连接，第二极与所述第二节点电连接；

所述第十晶体管的栅极与所述第三扫描信号线电连接，第一极与所述第二节点电连接，第二极与所述驱动晶体管的第二极电连接；

所述存储电容的第一极与所述第二节点电连接、第二极与所述第一电源信号线电连接。

6. 根据权利要求5所述的像素驱动电路的驱动方法，其特征在于，所述第五晶体管、所述第六晶体管、所述第七晶体管、所述第八晶体管、所述第九晶体管、所述第十晶体管、所述驱动晶体管为P型晶体管或N型晶体管。

7. 根据权利要求1所述的像素驱动电路的驱动方法，其特征在于，所述发光元件为次毫米发光二极管。

8. 一种显示面板，其特征在于，包括显示区和非显示区；

所述显示区包括多个阵列排布的像素单元、多条所述发光信号线、多条扫描信号线，所述像素单元包括像素驱动电路，所述像素驱动电路应用如权利要求1-7任一项所述驱动方法进行驱动，所述多条扫描信号线至少包括多条所述第一扫描信号线和多条所述第二扫描信号线；

同一行所述像素单元中的多个所述像素驱动电路和一条所述第一扫描信号线、一条所述第二扫描信号线分别电连接；

所述非显示区包括第一扫描信号控制电路、第二扫描信号控制电路、发光信号控制电路，所述第一扫描信号控制电路和所述第一扫描信号线电连接，所述第二扫描信号控制电路和所述第二扫描信号线电连接，所述发光信号控制电路和所述发光信号线电连接。

9. 根据权利要求8所述的显示面板，其特征在于，

所述第一扫描信号控制电路包括位于所述显示面板相对两侧的第一子扫描信号控制电路和第二子扫描信号控制电路，所述第二扫描信号控制电路包括位于所述显示面板相对两侧的第三子扫描信号控制电路和第四子扫描信号控制电路；

所述第一扫描信号线的一端和所述第一子扫描信号控制电路电连接，所述第一扫描信号线的另一端和所述第二子扫描信号控制电路电连接；

所述第二扫描信号线的一端和所述第三子扫描信号控制电路电连接，所述第二扫描信号线的另一端和所述第四子扫描信号控制电路电连接。

10. 一种显示装置，其特征在于，包括根据权利要求8-9任一项所述的显示面板。

像素驱动电路的驱动方法、显示面板和显示装置

技术领域

[0001] 本发明涉及显示技术领域,更具体地,涉及一种像素驱动电路的驱动方法、显示面板和显示装置。

背景技术

[0002] 随着可穿戴应用设备如智能眼镜、智能手表等的逐渐兴起,显示行业对可挠曲显示器件的需求也不断增加。有机发光二极管显示器件(Organic Light Emitting Display, OLED)具有自发光不需背光源、驱动电压低、发光效率高、响应速度快、轻薄、对比度高等优点,被认为是下一代最具有发展潜力显示装置。

[0003] 有机发光显示装置中的像素包括像素驱动电路,像素驱动电路用于有效控制像素中的发光元件,像素驱动电路中的晶体管可产生驱动电流,发光元件响应该驱动电流而发光。然而,采用像素驱动电路的显示装置会面临诸多问题,例如晶体管变异、电压降(IR drop)、发光元件老化等,上述问题将会对产生的驱动电流造成影响,各个像素驱动电路中驱动晶体管的特性在像素之间不一致,显示面板上会产生显示不良的现象,例如出现显示不均匀,使得显示面板的影像品质下降。

[0004] 因此,提供一种可以改善显示不均,提高显示品质的像素驱动电路的驱动方法、显示面板和显示装置,是本领域技术人员亟待解决的技术难题。

发明内容

[0005] 有鉴于此,本发明提供了一种像素驱动电路的驱动方法,像素驱动电路包括:驱动晶体管和发光元件;驱动方法包括以下步骤:数据写入阶段,响应第一扫描信号线上的扫描信号,将数据信号电压传输至驱动晶体管的栅极;发光阶段,响应发光信号线上的发光信号,驱动晶体管和发光元件之间的驱动线路导通,驱动晶体管依据驱动晶体管的栅极的电压生成驱动电流,并驱动发光元件发光;补偿阶段,响应发光信号线上的发光信号和第二扫描信号线上的扫描信号,采用第一电源信号电压对驱动晶体管的栅极电位进行补偿;其中,发光阶段和补偿阶段交叠,且补偿阶段的起始时刻位于发光阶段开始之后。

[0006] 基于同一思想,本发明还提供了一种显示面板,包括显示区和非显示区;显示区包括多个阵列排布的像素单元、多条发光信号线、多条扫描信号线,像素单元包括像素驱动电路,像素驱动电路应用上述驱动方法进行驱动,多条扫描信号线至少包括多条第一扫描信号线和多条第二扫描信号线;同一行像素单元中的多个像素驱动电路和一条第一扫描信号线、一条第二扫描信号线分别电连接;非显示区包括第一扫描信号控制电路、第二扫描信号控制电路、发光信号控制电路,第一扫描信号控制电路和第一扫描信号线电连接,第二扫描信号控制电路和第二扫描信号线电连接,发光信号控制电路和发光信号线电连接。

[0007] 基于同一思想,本发明还提供了一种显示装置,包括上述显示面板。

[0008] 与现有技术相比,本发明提供的像素驱动电路的驱动方法、显示面板和显示装置,至少实现了如下的有益效果:

[0009] 本发明提供的像素驱动电路的驱动方法,至少包括数据写入阶段、发光阶段、补偿阶段,在数据写入阶段,将数据信号电压传输至驱动晶体管的栅极;在发光阶段,驱动晶体管和发光元件之间的驱动线路导通,驱动晶体管生成驱动电流,并驱动发光元件发光;在发光阶段开始之后,补偿阶段开始进行,采用第一电源信号电压对驱动晶体管的栅极电位进行补偿;最后驱动晶体管依据补偿后的驱动晶体管的栅极的电压生成新的驱动电流,新的驱动电流驱动发光元件发光。本发明进一步限定了发光阶段和补偿阶段交叠,且补偿阶段的起始时刻位于发光阶段开始之后,从而可以将当前像素的电流影响纳入补偿范围,在发光的同时进行补偿。第一电源信号线用于为像素驱动电路提供第一电源信号电压,不同的驱动电流给第一电源信号线带来的压降影响不同,从而造成像素对应的第一电源信号电压会随着驱动电流的不同而变化,影响显示的均匀性。通过在补偿阶段采用第一电源信号电压对驱动晶体管的栅极的电压进行补偿,同时补偿阶段的起始时刻位于发光阶段开始之后,可以实时补偿不同驱动电流对第一电源信号电压带来的影响,从而可以缩小不同像素的像素驱动电路中的驱动电流之间的差异,尽量使不同像素显示均匀,以达到更好的显示品质,提高显示效果。

[0010] 当然,实施本发明的任一产品不必特定需要同时达到以上所述的所有技术效果。

[0011] 通过以下参照附图对本发明的示例性实施例的详细描述,本发明的其它特征及其优点将会变得清楚。

附图说明

[0012] 被结合在说明书中并构成说明书的一部分的附图示出了本发明的实施例,并且连同其说明一起用于解释本发明的原理。

[0013] 图1是本发明实施例提供的一种像素驱动电路的驱动方法对应的驱动时序图;

[0014] 图2是本发明实施例提供的一种像素驱动电路的结构图;

[0015] 图3是本发明实施例的一种采用不同的补偿时间得到的补偿结果的仿真效果图;

[0016] 图4是本发明实施例的另一种采用不同的补偿时间得到的补偿结果的仿真效果图;

[0017] 图5是本发明实施例提供的另一种像素驱动电路的驱动方法对应的驱动时序图;

[0018] 图6是本发明实施例提供的另一种像素驱动电路的结构图;

[0019] 图7是本发明实施例提供的一种显示面板的平面结构示意图;

[0020] 图8是本发明实施例提供的另一种显示面板的平面结构示意图;

[0021] 图9是本发明实施例提供的一种显示装置的结构示意图。

具体实施方式

[0022] 现在将参照附图来详细描述本发明的各种示例性实施例。应注意到:除非另外具体说明,否则在这些实施例中阐述的部件和步骤的相对布置、数字表达式和数值不限制本发明的范围。

[0023] 以下对至少一个示例性实施例的描述实际上仅仅是说明性的,决不作为对本发明及其应用或使用的任何限制。

[0024] 对于相关领域普通技术人员已知的技术、方法和设备可能不作详细讨论,但在适

当情况下,所述技术、方法和设备应当被视为说明书的一部分。

[0025] 在这里示出和讨论的所有例子中,任何具体值应被解释为仅仅是示例性的,而不是作为限制。因此,示例性实施例的其它例子可以具有不同的值。

[0026] 应注意到:相似的标号和字母在下面的附图中表示类似项,因此,一旦某一项在一个附图中被定义,则在随后的附图中不需要对其进行进一步讨论。

[0027] 请参考图1和图2,图1是本发明实施例提供的一种像素驱动电路的驱动方法对应的驱动时序图,图2是本发明实施例提供的一种像素驱动电路的结构图,本实施例提供的一种像素驱动电路的驱动方法中,像素驱动电路包括:驱动晶体管DT和发光元件M;

[0028] 驱动方法包括以下步骤:

[0029] 数据写入阶段A1,响应第一扫描信号线SCAN1上的扫描信号,将数据信号电压 V_{data} 传输至驱动晶体管DT的栅极G;

[0030] 发光阶段A2,响应发光信号线EMIT上的发光信号,驱动晶体管DT和发光元件M之间的驱动线路导通,驱动晶体管DT依据驱动晶体管DT的栅极G的电压生成驱动电流 I_M ,并驱动发光元件M发光;

[0031] 补偿阶段A3,响应发光信号线EMIT上的发光信号和第二扫描信号线SCAN2上的扫描信号,采用第一电源信号电压 p_{vdd} 对驱动晶体管DT的栅极G电位进行补偿;

[0032] 其中,发光阶段A2和补偿阶段A3交叠,且补偿阶段A3的起始时刻位于发光阶段A2开始之后。

[0033] 具体而言,本实施例提供的像素驱动电路的驱动方法,至少包括数据写入阶段A1、发光阶段A2、补偿阶段A3,在数据写入阶段A1,响应第一扫描信号线SCAN1上的扫描信号(即第一扫描信号线SCAN1传输使能信号至像素驱动电路,其他例如发光信号线EMIT和第二扫描信号线SCAN2传输非使能信号至像素驱动电路),将数据信号电压 V_{data} 传输至驱动晶体管DT的栅极G;然后在发光阶段A2,响应发光信号线EMIT上的发光信号(即发光信号线EMIT传输使能信号至像素驱动电路,其他例如第一扫描信号线SCAN1和第二扫描信号线SCAN2传输非使能信号至像素驱动电路),此时驱动晶体管DT和发光元件M之间的驱动线路导通,驱动晶体管DT依据驱动晶体管DT的栅极G的电压生成驱动电流 I_M ,并驱动发光元件M发光;然后在发光阶段A2开始之后,补偿阶段A3开始进行,响应发光信号线EMIT上的发光信号和第二扫描信号线SCAN2上的扫描信号(即发光信号线EMIT和第二扫描信号线SCAN2传输使能信号至像素驱动电路,其他例如第一扫描信号线SCAN1传输非使能信号至像素驱动电路),采用第一电源信号电压 p_{vdd} 对驱动晶体管DT的栅极G电位进行补偿;最后响应发光信号线EMIT上的发光信号(即发光信号线EMIT传输使能信号至像素驱动电路,其他例如第一扫描信号线SCAN1和第二扫描信号线SCAN2传输非使能信号至像素驱动电路),驱动晶体管DT依据补偿后的驱动晶体管DT的栅极G的电压生成新的驱动电流 I_M' ,新的驱动电流 I_M' 驱动发光元件M发光。

[0034] 现有技术中,驱动晶体管DT的驱动电流的计算公式可参考: $I_{ds}=K*(V_{gs}-V_{th})^2$,其中,K是常数; V_{gs} 为驱动晶体管DT的栅极和源极的电压差, $V_{gs}=V_g-V_s$; V_g 是驱动晶体管DT的栅极电位, V_s 是驱动晶体管DT的源极电位, V_{th} 是驱动晶体管DT的阈值电压,由于本实施例中,当驱动晶体管DT为P型晶体管时,驱动晶体管DT的阈值电压是负值,驱动晶体管DT的驱动电流的计算公式为: $I=K*(V_{gs}+|V_{th}|)^2$;由此可知,驱动晶体管DT的栅极电位和源极电位

均会影响驱动电流的大小。第一电源信号线的一端与显示面板驱动电路相连,显示面板驱动电路提供的第一电源信号电压pvdd可以通过第一电源信号线传输至像素驱动电路,并为其提供第一电源信号电压pvdd,由于与第一电源信号线电连接的各像素驱动电路与显示面板驱动电路之间的距离不同,以及第一电源信号线上通过的电流(即像素驱动电路对应的驱动电流)不同,造成与像素对应的第一电源信号线上的压降大小不同,从而显示面板中不同像素接收到的第一电源信号电压pvdd不一样,进而使驱动晶体管DT的源极电位也会发生变化,导致驱动晶体管DT产生的驱动电流也不一样,影响显示面板的显示均匀性。尤其是当像素驱动电路中的发光元件M为次毫米发光二极管,即通常所说的Mini LED时,由于Mini LED的驱动电流与普通的有机发光二极管相比而言会大很多,因此当像素驱动电路中的发光元件M为次毫米发光二极管时,带来的压降差异问题不容忽视,对显示均匀性的影响也相对较大。

[0035] 本实施例进一步限定了发光阶段A2和补偿阶段A3交叠,且补偿阶段A3的起始时刻位于发光阶段A2开始之后,从而可以将当前像素的电流影响纳入补偿范围,在发光的同时进行实时补偿。通过在补偿阶段A3采用第一电源信号电压pvdd对驱动晶体管DT的栅极G的电压进行补偿,同时补偿阶段A3的起始时刻位于发光阶段A2开始之后,可以实时补偿不同驱动电流对第一电源信号电压pvdd带来的影响,从而缩小不同像素的像素驱动电路中的驱动电流之间的差异,尽量使不同像素显示均匀,以达到更好的显示品质,提高显示效果。

[0036] 需要说明的是,本实施例的驱动方法对应的时序图仅是举例说明本实施例像素驱动电路的驱动方法可以包括的工作阶段,但不仅限于以上阶段和以上时序,还可以包括其他工作阶段,例如初始化阶段、复位阶段等,只需满足发光阶段A2和补偿阶段A3交叠,且补偿阶段A3的起始时刻位于发光阶段A2开始之后,能够改善显示不均即可,本实施例不作限定。

[0037] 本实施例的补偿阶段A3的持续时间即补偿时间可通过调整第二扫描信号线SCAN2传输至像素驱动电路的使能信号的持续时间进行调节,第二扫描信号线SCAN2传输至像素驱动电路的使能信号的持续时间越长,则补偿时间越长,第一电源信号电压pvdd对驱动晶体管DT的栅极G的电位补偿也越多,但是补偿时间不宜过长或过短,具体请参考图3和图4,图3是本发明实施例的一种采用不同的补偿时间得到的补偿结果的仿真效果图,图4是本发明实施例的另一种采用不同的补偿时间得到的补偿结果的仿真效果图;由图3可知,仿真补偿时间3us,设置数据信号电压 V_{data} 值为4V,第一电源信号电压pvdd分别设置为6V、7V、8V,模拟第一电源信号电压pvdd压降情况进行仿真,检测驱动晶体管的栅极电位 V_g ,得到的仿真结果如下表1所示:

[0038] 表1:

	pvdd	补偿后 V_g	补偿后 V_{gs}	补偿前 V_{gs}
[0039] $V_{data}=4V$	6V	4.10V	1.99V	2V
	7V	4.74V	2.26V	3V
	8V	5.67V	2.33V	4V

[0040] 由表1可得:当驱动晶体管DT对应的第一电源信号电压pvdd不同时,通过补偿过

程,减小了不同第一电源信号电压pvdd对应的驱动晶体管DT的栅极与源极的电压差,缩小了不同第一电源信号电压pvdd对应的驱动晶体管DT的驱动电流之间的差异,以pvdd=6V和pvdd=8V两者的比较为例,补偿前 V_{gs} 差异2V,补偿后 V_{gs} 差异缩小到0.34V,说明第一电源信号电压pvdd对驱动晶体管的栅极电位有一定的补偿效果,故本实施例的像素驱动电路可以起到一定补偿作用。

[0041] 由图4可知,仿真补偿时间10us,设置数据信号电压 V_{data} 值分别为4V和2V,第一电源信号电压pvdd分别设置为6V、7V、8V,模拟第一电源信号电压pvdd压降情况进行仿真,检测驱动晶体管的栅极电位 V_{gs} ,设置数据信号电压 V_{data} 值为4V,得到的仿真结果如下表2所示:

[0042] 表2:

[0043]	$V_{data}=4V$	pvdd	补偿后 V_g	补偿后 V_{gs}
		6V	4.03V	1.97V
		7V	5.01V	1.99V
		8V	6V	2V

[0044] 设置数据信号电压 V_{data} 值为2V,得到的仿真结果如下表3所示:

[0045] 表3:

[0046]	$V_{data}=2V$	pvdd	补偿后 V_g	补偿后 V_{gs}
		6V	3.99V	2.01V
[0047]		7V	4.99V	2.01V
		8V	5.97V	2.03V

[0048] 由表2和表3可得:经10us补偿后,不同的数据信号电压 V_{data} , V_{gs} 都是2V,无法区分 V_{data} 的差异,因此补偿时间为10us是不可行的,起不到补偿效果。因此补偿时间不可以过长,具体的补偿时间可以根据实际情况进行设定,本申请对此不作具体限定。

[0049] 在一些可选实施例中,请继续参考图1和图2,本实施例中,像素驱动电路还包括第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4;

[0050] 第一晶体管T1的栅极与第一扫描信号线SCAN1电连接,第一极与数据信号线电连接,第二极与第一节点N1电连接;其中,数据信号线用于提供数据信号电压 V_{data} ;

[0051] 驱动晶体管DT的栅极G与第一节点N1电连接,第一极与第一电源信号线电连接,第二极与第四晶体管T4的第一极电连接;其中,第一电源信号线用于提供第一电源信号电压pvdd;

[0052] 第二晶体管T2的栅极与第二扫描信号线SCAN2电连接,第一极与第一节点N1电连接,第二极与驱动晶体管DT的第二极电连接;

[0053] 第三晶体管T3的栅极与第一扫描信号线SCAN1电连接,第一极与参考电压信号线电连接,第二极与第四晶体管T4的第二极电连接;其中,参考电压信号线用于提供参考信号

电压 V_{ref} ;

[0054] 第四晶体管T4的栅极与发光信号线EMIT电连接,第二极与发光元件M电连接。

[0055] 本实施例提供了可以实现上述实施例中驱动方法的一种像素驱动电路的具体电路结构,具体工作时:

[0056] 首先在数据写入阶段A1,第一晶体管T1、第三晶体管T3均导通,第二晶体管T2、第四晶体管T4均截止,数据信号线将数据信号电压 V_{data} 传输至第一节点N1即驱动晶体管DT的栅极G,参考电压信号线将参考信号电压 V_{ref} 传输至发光元件M;

[0057] 然后在发光阶段A2的开始时段(图1中的A21),第四晶体管T4导通,第一晶体管T1、第二晶体管T2、第三晶体管T3均截止,驱动晶体管DT和发光元件M之间的驱动线路导通,驱动晶体管DT依据驱动晶体管DT的栅极G的电压生成驱动电流 I_M ,并驱动发光元件M发光;

[0058] 然后在补偿阶段A3,第二晶体管T2和第四晶体管T4均导通,第一晶体管T1、第三晶体管T3均截止,因此,第一电源信号电压 p_{vdd} 输入端与第一节点N1之间的路径导通,从而可以采用第一电源信号电压对第一电容C1充电或者放电(具体实施时是充电还是放电可根据第一节点N1电位与驱动晶体管DT第二极电位的大小比较进行控制),实现对栅极G电位的补偿;

[0059] 最后第一晶体管T1、第二晶体管T2、第三晶体管T3均截止,仅有第四晶体管T4导通,驱动晶体管DT依据补偿后的驱动晶体管DT的栅极G的电压生成新的驱动电流 I_M' ,新的驱动电流 I_M' 驱动发光元件M发光。

[0060] 本实施例进一步解释说明了像素驱动电路的具体电路结构,其中,第一扫描信号线SCAN1、第二扫描信号线SCAN2、发光信号线EMIT、数据信号线、第一电源信号线、参考电压信号线等信号线上的信号均可以通过显示面板上的驱动芯片提供,也可以通过其他外接方式提供,本实施例不作具体限定,本实施例仅是举例说明了可以实现本实施例的像素驱动电路的驱动方法的像素驱动电路结构,但不仅限于此电路结构,还可以为其他电路结构,本实施例不作赘述。需要说明的是,本实施例中晶体管的第一极可以为晶体管的源极,第二极则为晶体管的漏极,也可以第一极为漏极,第二极则为源极,本实施例不作具体限定,具体实施时,可根据实际情况进行布设。

[0061] 具体而言,在发光阶段A2开始之后,此时,驱动晶体管DT的栅极G电压为 V_{data} ,第一极为第一电源信号电压 p_{vdd} ,第二极为 $p_{vdd}+V_{th}$,其中 V_{th} 为驱动晶体管DT的阈值电压,此时,驱动晶体管DT的工作电流为 I_{ds} ;补偿阶段A3开始之后,第一电源信号电压 p_{vdd} 补偿传输至驱动晶体管DT的栅极G,补偿的电荷量为 $\Delta Q \approx I_{ds} \times \Delta t$ (Δt 为补偿时间,即第二扫描线SCAN2传输至像素驱动电路的使能信号的维持时间,由于驱动晶体管DT的工作电流为 I_{ds} 根据栅极G电位的变化会产生变化,因此此处用 \approx),又由于 $\Delta V = \Delta Q / C$ (ΔV 为第一电源信号电压 p_{vdd} 补偿至驱动晶体管DT的栅极G的补偿电压,C是电容,是个定值),因此 $\Delta V = (I_{ds} \times \Delta t) / C$,即第一电源信号电压 p_{vdd} 对驱动晶体管DT的栅极G的电位补偿的多少可通过补偿阶段A3的持续时间即第二扫描信号线SCAN2传输至像素驱动电路的使能信号的时间 Δt 进行调节。

[0062] 进一步的,若显示面板上存在不同的两个像素(或者同一像素在两个不同时刻)对应的驱动晶体管源极连接的第一电源信号电压分别为 p_{vdd1} 和 p_{vdd2} ,对应的驱动晶体管的栅极和源极的电压差分别为 V_{gs1} 和 V_{gs2} ,假设 $p_{vdd1} > p_{vdd2}$,当驱动晶体管DT对应的数据信号

相同(即驱动晶体管的栅极电位相同)时,则驱动晶体管DT的栅极和源极的电压差关系为 $V_{gs1} > V_{gs2}$,根据驱动电流公式 $I_{ds} = K * (V_{gs} - V_{th})^2$,则驱动晶体管DT的驱动电流的关系为 $I_{ds1} > I_{ds2}$,则由公式 $\Delta V = (I_{ds} \times \Delta t) / C$ 可知,经过补偿时间 Δt ,驱动晶体管的栅极电位的变化量的关系为 $\Delta V1 > \Delta V2$,从而导致驱动晶体管DT的栅极的电位的关系为 $V_{data} + \Delta V1 > V_{data} + \Delta V2$,根据驱动晶体管DT的栅极和源极的电压差公式 $V_{gs} = V_g - V_s = V_{data} + \Delta V - PVDD$ 可知,通过补偿,不同的两个像素(或者同一像素在两个不同时刻)的驱动晶体管DT的栅极和源极的电压差之间的差异缩小了,也就是说,通过本实施例的技术方案,在相同的补偿时间下,第一电源信号电压较大的一者对其相应的驱动晶体管栅极电位的补偿多一些,第一电源信号电压较小的一者对其相应的驱动晶体管栅极电位的补偿少一些,使得第一电源信号电压较大的一者对应的驱动晶体管DT的栅极和源极的电压差的变化量大于第一电源信号电压较小的一者对应的驱动晶体管DT的栅极和源极的电压差的变化量,从而缩小 V_{gs1} 和 V_{gs2} 两者的大小差距,以缩小不同的两个像素(或者同一像素在两个不同时刻)对应的驱动晶体管的驱动电流的大小差距,进而起到较好的补偿效果,提高显示均匀性。

[0063] 在一些可选实施例中,请继续参考图1和图2,本实施例中,第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、驱动晶体管DT为P型晶体管或N型晶体管。

[0064] 本实施例的图1和图2以第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、驱动晶体管DT为P型晶体管为例进行解释说明本实施例的技术方案,即如图1和图2所示,与发光信号线EMIT连接的第四晶体管T4,与第一扫描信号线SCAN1连接的第一晶体管T1、第三晶体管T3,与第二扫描信号线SCAN2电连接的第二晶体管T2均为P型晶体管,在图1中的发光信号线EMIT、第一扫描信号线SCAN1、第二扫描信号线SCAN2提供的电信号为低电位信号时,第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4才会打开呈导通状态,否则为截止状态。由于一般P型晶体管在低电平信号的控制下导通,在高电平信号的控制下截止,N型晶体管在高电平信号的控制下导通,在低电平信号的控制下截止。在具体实施时,如图2所示,第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、驱动晶体管DT为P型晶体管,此时第一扫描信号线SCAN1、第二扫描信号线SCAN2、发光信号线EMIT控制端的有效电平信号分别为低电平信号,无效电平信号分别为高电平信号。可以理解的是,反之,第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、驱动晶体管DT也可以为N型晶体管,此时,第一扫描信号线SCAN1、第二扫描信号线SCAN2、发光信号线EMIT控制端的有效电平信号分别为高电平信号,无效电平信号分别为低电平信号,那么图1的像素驱动电路的驱动方法对应的时序也将发生相应变化,在此不作限定。

[0065] 在一些可选实施例中,请参考图5和图6,图5是本发明实施例提供的另一种像素驱动电路的驱动方法对应的驱动时序图,图6是本发明实施例提供的另一种像素驱动电路的结构图,像素驱动电路还包括存储电容C2;驱动方法还包括以下步骤:

[0066] 缓存阶段A4,响应发光信号线EMIT上的发光信号和第三扫描信号线SCAN3上的扫描信号,将第一电源信号电压pvdd传输至存储电容C2,将第一电源信号电压pvdd存储至存储电容C2内;

[0067] 其中,缓存阶段A4位于发光阶段A2开始之后且位于补偿阶段A3开始之前。

[0068] 本实施例进一步限定了像素驱动电路的驱动方法还包括位于发光阶段A2开始之后且位于补偿阶段A3开始之前的缓存阶段A4,在缓存阶段A4,响应发光信号线EMIT上的发

光信号和第三扫描信号线SCAN3上的扫描信号(即发光信号线EMIT和第三扫描信号线SCAN3传输使能信号至像素驱动电路,其他例如第一扫描信号线SCAN1和第二扫描信号线SCAN2传输非使能信号至像素驱动电路),将第一电源信号电压pvdd先传输至存储电容C2,将第一电源信号电压pvdd存储至存储电容C2内,从而可以灵活控制补偿阶段A4的开启,当根据实际需求需要进行补偿时,则将存储至存储电容C2内的第一电源信号电压pvdd传输至驱动晶体管DT的栅极G进行电位补偿,当根据实际需求无需进行补偿时,可将第一电源信号电压pvdd保持存储至存储电容C2的状态,待有需要时再进行补偿,从而可以在提高补偿效果的同时,还可以灵活控制补偿的时机,从而更好的根据实际选择是否补偿,有利于进一步改善显示不均的情况,提高显示效果。

[0069] 需要说明的是,本实施例的驱动方法对应的时序图仅是举例说明本实施例像素驱动电路的驱动方法还可以包括的缓存阶段A4,但不仅限于以上阶段和以上时序,还可以包括其他工作阶段或其他时序,只需满足发光阶段A2和补偿阶段A3交叠,且补偿阶段A3的起始时刻位于发光阶段A2开始之后,缓存阶段A4位于发光阶段A2开始之后且位于补偿阶段A3开始之前,能够改善显示不均、灵活控制补偿的时机即可,本实施例不作限定。

[0070] 在一些可选实施例中,请继续参考图5和图6,本实施例中,像素驱动电路还包括第五晶体管T5、第六晶体管T6、第七晶体管T7、第八晶体管T8、第九晶体管T9、第十晶体管T10;

[0071] 第五晶体管T5的栅极与第一扫描信号线SCAN1电连接,第一极与数据信号线电连接,第二极与第一节点N1电连接;其中,数据信号线用于提供数据信号电压 V_{data} ;

[0072] 驱动晶体管DT的栅极与第一节点N1电连接,第一极与第一电源信号线电连接,第二极与第八晶体管T8的第一极电连接;其中,第一电源信号线用于提供第一电源信号电压pvdd;

[0073] 第六晶体管T6的栅极与第二扫描信号线SCAN2电连接,第一极与第一节点N1电连接,第二极与第二节点N2电连接;

[0074] 第七晶体管T7的栅极与第一扫描信号线SCAN1电连接,第一极与参考电压信号线电连接,第二极与第八晶体管T8的第二极电连接;其中,参考电压信号线用于提供参考信号电压 V_{ref} ;

[0075] 第八晶体管T8的栅极与发光信号线EMIT电连接,第二极与发光元件M电连接;

[0076] 第九晶体管T9的栅极与第一扫描信号线SCAN1电连接,第一极与参考电压信号线电连接,第二极与第二节点N2电连接;

[0077] 第十晶体管T10的栅极与第三扫描信号线SCAN3电连接,第一极与第二节点N2电连接,第二极与驱动晶体管DT的第二极电连接;

[0078] 存储电容C2的第一极与第二节点N2电连接、第二极与第一电源信号线电连接。

[0079] 本实施例提供了可以实现上述实施例中驱动方法的另一种像素驱动电路的具体电路结构,具体工作时:

[0080] 首先在数据写入阶段A1,第五晶体管T5、第七晶体管T7、第九晶体管T9导通,第六晶体管T6、第八晶体管T8、第十晶体管T10均截止,数据信号线将数据信号电压 V_{data} 传输至第一节点N1即驱动晶体管DT的栅极G,参考电压信号线将参考信号电压 V_{ref} 传输至第二节点N2和发光元件M;

[0081] 然后在发光阶段A2的开始时段(图5中的A21),第八晶体管T8导通,第五晶体管T5、

第六晶体管T6、第七晶体管T7、第九晶体管T9、第十晶体管T10均截止,驱动晶体管DT和发光元件M之间的驱动线路导通,驱动晶体管DT依据驱动晶体管DT的栅极G的电压生成驱动电流 I_M ,并驱动发光元件M发光;

[0082] 然后在缓存阶段A4,第八晶体管T8、第十晶体管T10均导通,第五晶体管T5、第六晶体管T6、第七晶体管T7、第九晶体管T9均截止,第一电源信号电压pvdd传输至第二节点N2即存储电容C2的一端,第一电源信号电压pvdd存储至存储电容C2内;

[0083] 然后在补偿阶段A3,第六晶体管T6和第八晶体管T8均导通,第五晶体管T5、第七晶体管T7、第九晶体管T9、第十晶体管T10均截止,第一电源信号电压pvdd部分从第二节点N2传输至第一节点N1即驱动晶体管DT的栅极G,第一电源信号电压pvdd输入端与第一节点N1之间的路径导通,从而可以对第一电容C1充电或者放电(具体实施时是充电还是放电可根据第一节点N1电位与驱动晶体管DT第二极电位的大小比较进行控制),实现对栅极G电位的补偿;

[0084] 最后第五晶体管T5、第六晶体管T6、第七晶体管T7、第九晶体管T9、第十晶体管T10均截止,仅有第八晶体管T8导通,驱动晶体管DT依据补偿后的驱动晶体管DT的栅极G的电压生成新的驱动电流 I_M' ,新的驱动电流 I_M' 驱动发光元件M发光。

[0085] 本实施例进一步解释说明了另一种像素驱动电路的具体电路结构,其中,第一扫描信号线SCAN1、第二扫描信号线SCAN2、第二扫描信号线SCAN3、发光信号线EMIT、数据信号线、第一电源信号线、参考电压信号线等信号线上的信号均可以通过显示面板上的驱动芯片提供,也可以通过其他外接方式提供,本实施例不作具体限定,本实施例仅是举例说明了另一种可以实现本实施例的像素驱动电路的驱动方法的像素驱动电路结构,但不仅限于此电路结构,还可以为其他电路结构,本实施例不作赘述。需要说明的是,本实施例中晶体管的第一极可以为晶体管的源极,第二极则为晶体管的漏极,也可以第一极为漏极,第二极则为源极,本实施例不作具体限定,具体实施时,可根据实际情况进行布设。

[0086] 在一些可选实施例中,请继续参考图5和图6,本实施例中,第五晶体管T5、第六晶体管T6、第七晶体管T7、第八晶体管T8、第九晶体管T9、第十晶体管T10、驱动晶体管DT为P型晶体管或N型晶体管。

[0087] 本实施例的图5和图6以第五晶体管T5、第六晶体管T6、第七晶体管T7、第八晶体管T8、第九晶体管T9、第十晶体管T10、驱动晶体管DT为P型晶体管为例进行解释说明本实施例的技术方案,即如图5和图6所示,与发光信号线EMIT连接的第八晶体管T8,与第一扫描信号线SCAN1连接的第五晶体管T5、第七晶体管T7、第九晶体管T9,与第二扫描信号线SCAN2电连接的第六晶体管T6,与第三扫描信号线SCAN3电连接的第十晶体管T10均为P型晶体管,在图5中的发光信号线EMIT、第一扫描信号线SCAN1、第二扫描信号线SCAN2、第三扫描信号线SCAN3提供的电信号为低电位信号时,第五晶体管T5、第六晶体管T6、第七晶体管T7、第八晶体管T8、第九晶体管T9、第十晶体管T10才会打开呈导通状态,否则为截止状态。可以理解的是,当第五晶体管T5、第六晶体管T6、第七晶体管T7、第八晶体管T8、第九晶体管T9、第十晶体管T10的类型发生变化时,图5的像素驱动电路的驱动方法对应的时序也将发生相应变化,本实施例不作赘述。

[0088] 需要说明的是,上述实施例中的晶体管可为但不仅限于场效应晶体管(Field Effect Transistor,FET),还可为其他类型的晶体管,只需满足实现其开关功能即可。本领

域技术人员在本发明实施例的精神下,可依照实际需求以选择性地采用适当的元件来实现本发明。

[0089] 在一些可选实施例中,请继续参考图1-图6,本实施例中,发光元件M为次毫米发光二极管。

[0090] 本实施例进一步解释说明了像素驱动电路中的发光元件M可以为次毫米发光二极管,即通常所说的Mini LED,一般尺寸小于500微米,将其作为像素驱动电路的发光元件M,可以使该像素具有色彩饱和度高、可局部调光、亮度高、节能等优点,但是由于使用次毫米发光二极管作为发光元件M,驱动晶体管DT的驱动电流需要达到几十毫安量级,与普通的使用有机发光二极管的驱动晶体管DT的驱动电流相比,次毫米发光二极管的驱动电流是有机发光二极管的数十万倍。本实施例使用次毫米发光二极管作为发光元件M时,各个不同像素间的第一电源信号电压pvdd不稳定,因此更加需要上述实施例中的驱动方法来驱动本实施例的像素驱动电路,从而可以根据第一电源信号电压pvdd压降、数据信号电压 V_{data} 的情况等调整不同的第二扫描信号线SCAN2的传输使能信号至像素驱动电路时间(即补偿时间),并且在发光阶段开始之初同时进行补偿,可以将电流的影响纳入补偿范围从而实现更好的补偿效果,以更好的改善显示不均的现象。

[0091] 在一些可选实施例中,请参考图7,图7是本发明实施例提供的一种显示面板0000的平面结构示意图,本实施例中的一种显示面板0000,包括显示区AA和非显示区NA;

[0092] 显示区AA包括多个阵列排布的像素单元00(图中未填充)、多条发光信号线EMIT、多条扫描信号线SCAN,像素单元00包括像素驱动电路(图中未示意),像素驱动电路应用上述实施例中的驱动方法进行驱动,多条扫描信号线SCAN至少包括多条第一扫描信号线SCAN1和多条第二扫描信号线SCAN2;

[0093] 同一行像素单元00中的多个像素驱动电路和一条第一扫描信号线SCAN1、一条第二扫描信号线SCAN2分别电连接;

[0094] 非显示区NA包括第一扫描信号控制电路10(图中未填充)、第二扫描信号控制电路20(图中未填充)、发光信号控制电路30(图中未填充),第一扫描信号控制电路10和第一扫描信号线SCAN1电连接,第二扫描信号控制电路20和第二扫描信号线SCAN2电连接,发光信号控制电路30和发光信号线EMIT电连接。

[0095] 本实施例进一步解释说明了上述实施例中的第一扫描信号线SCAN1、第二扫描信号线SCAN2、发光信号线EMIT通过与显示面板上非显示区NA内的控制电路电连接,得到控制信号来控制显示面板0000显示区AA范围内的像素驱动电路01,使显示面板的各个像素单元00发光显示。具体为第一扫描信号线SCAN1由第一扫描信号控制电路10传输信号,第二扫描信号线SCAN2由第二扫描信号控制电路20传输信号,发光信号线EMIT由发光信号控制电路30传输信号,并且同一行像素单元00中的多个像素驱动电路01和一条第一扫描信号线SCAN1、一条第二扫描信号线SCAN2分别电连接,即一条第一扫描信号线SCAN1、一条第二扫描信号线SCAN2为同一行像素单元00提供电信号。

[0096] 需要说明的是,为了清楚示意本实施例显示面板0000的平面结构,图7仅是示意性画出部分显示面板0000的结构,本领域技术人员可根据本实施例的精神得到显示面板0000的其他结构,本实施例不作赘述。本实施例的第一扫描信号控制电路10、第二扫描信号控制电路20、发光信号控制电路30在非显示区NA内的位置和连接关系仅是示意性说明,具体实

施时,可根据实际需求进行布设,本实施例不作限定。

[0097] 在一些可选实施例中,请参考图8,图8是本发明实施例提供的另一种显示面板0000的平面结构示意图,本实施例中,第一扫描信号控制电路10包括位于显示面板0000相对两侧的第一子扫描信号控制电路101和第二子扫描信号控制电路102,第二扫描信号控制电路20包括位于显示面板0000相对两侧的第三子扫描信号控制电路201和第四子扫描信号控制电路202;

[0098] 第一扫描信号线SCAN1的一端和第一子扫描信号控制电路101电连接,第一扫描信号线SCAN1的另一端和第二子扫描信号控制电路102电连接;

[0099] 第二扫描信号线SCAN2的一端和第三子扫描信号控制电路201电连接,第二扫描信号线SCAN2的另一端和第四子扫描信号控制电路202电连接。

[0100] 本实施例进一步解释说明了第一扫描信号线SCAN1的两端分别连接有第一子扫描信号控制电路101和第二子扫描信号控制电路102,第二扫描信号线SCAN的两端分别连接有第三子扫描信号控制电路201和第四子扫描信号控制电路202,从而可以通过第一子扫描信号控制电路101和第二子扫描信号控制电路102同时从显示面板的相对两侧同时向一条第一扫描信号线SCAN1提供扫描信号,通过第三子扫描信号控制电路201和第四子扫描信号控制电路202同时从显示面板的相对两侧同时向一条第二扫描信号线SCAN2提供扫描信号,即显示面板上同一行的像素单元00采用双边驱动的方式由两端向中间同时提供驱动信号,从而可以降低像素单元00的驱动时间,提高工作效率。

[0101] 需要说明的是,在一些可选实施例中,上述实施例提供的显示面板0000,可以包括三种颜色不同的像素单元,例如红色像素单元、蓝色像素单元和绿色像素单元,也可以包括四种颜色不同的像素单元,例如红色像素单元、蓝色像素单元、绿色像素单元和白色像素单元,本发明对此不做具体限制。在一些可选实施例中,不同颜色的像素单元的面积大小可以不同。本实施例提供的显示面板0000具有上述实施例提供的像素驱动电路的驱动方法的有益效果,具体可以参考上述实施例的解释说明,在此不作赘述。

[0102] 在一些可选实施例中,请参考图9,图9是本发明实施例提供的一种显示装置1111的结构示意图,本实施例提供的显示装置1111,包括本发明上述实施例提供的显示面板0000。图9实施例仅以手机为例,对显示装置1111进行说明,可以理解的是,本发明实施例提供的显示装置1111,可以是电脑、电视、车载显示装置等其他具有显示功能的显示装置1111,本发明对此不作具体限制。本发明实施例提供的显示装置1111,具有本发明实施例提供的显示面板0000的有益效果,并且该显示面板0000的像素驱动电路采用上述实施例中的驱动方法进行驱动,具有上述实施例中驱动方法的有益效果,具体可以参考上述各实施例的具体说明,本实施例在此不再赘述。

[0103] 通过上述实施例可知,本发明提供的像素驱动电路的驱动方法、显示面板和显示装置,至少实现了如下的有益效果:

[0104] 本发明提供的像素驱动电路的驱动方法,至少包括数据写入阶段、发光阶段、补偿阶段,在数据写入阶段,将数据信号电压传输至驱动晶体管的栅极;在发光阶段,驱动晶体管和发光元件之间的驱动线路导通,生成驱动电流,并驱动发光元件发光;在发光阶段开始之后,补偿阶段开始进行,采用第一电源信号电压对驱动晶体管的栅极电位进行补偿;最后驱动晶体管依据补偿后的驱动晶体管的栅极的电压生成新的驱动电流,新的驱动电流驱动

发光元件发光。本发明进一步限定了发光阶段和补偿阶段交叠,且补偿阶段的起始时刻位于发光阶段开始之后,从而可以将当前像素的电流影响纳入补偿范围,在发光的同时进行补偿。第一电源信号线用于为像素驱动电路提供第一电源信号电压,不同的驱动电流给第一电源信号线带来的压降影响不同,从而造成像素对应的第一电源信号电压会随着驱动电流的不同而变化,影响显示的均匀性。通过在补偿阶段采用第一电源信号电压对驱动晶体管的栅极的电压进行补偿,同时补偿阶段的起始时刻位于发光阶段开始之后,可以实时补偿不同驱动电流对第一电源信号电压带来的影响,从而可以缩小不同像素的像素驱动电路中的驱动电流之间的差异,尽量使不同像素显示均匀,以达到更好的显示品质,提高显示效果。

[0105] 虽然已经通过例子对本发明的一些特定实施例进行了详细说明,但是本领域的技术人员应该理解,以上例子仅是为了进行说明,而不是为了限制本发明的范围。本领域的技术人员应该理解,可在不脱离本发明的范围和精神的情况下,对以上实施例进行修改。本发明的范围由所附权利要求来限定。

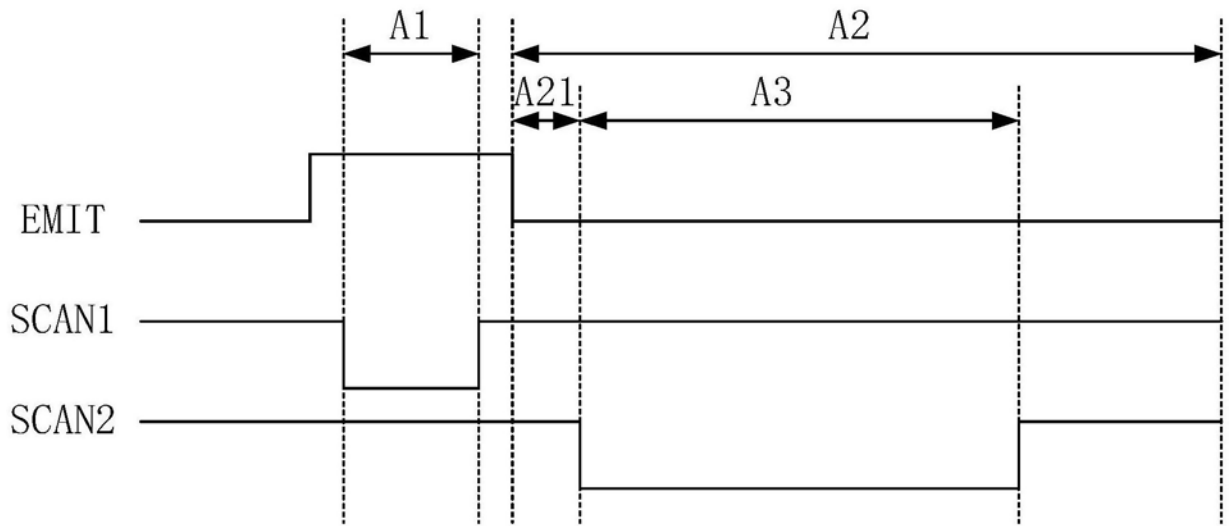


图1

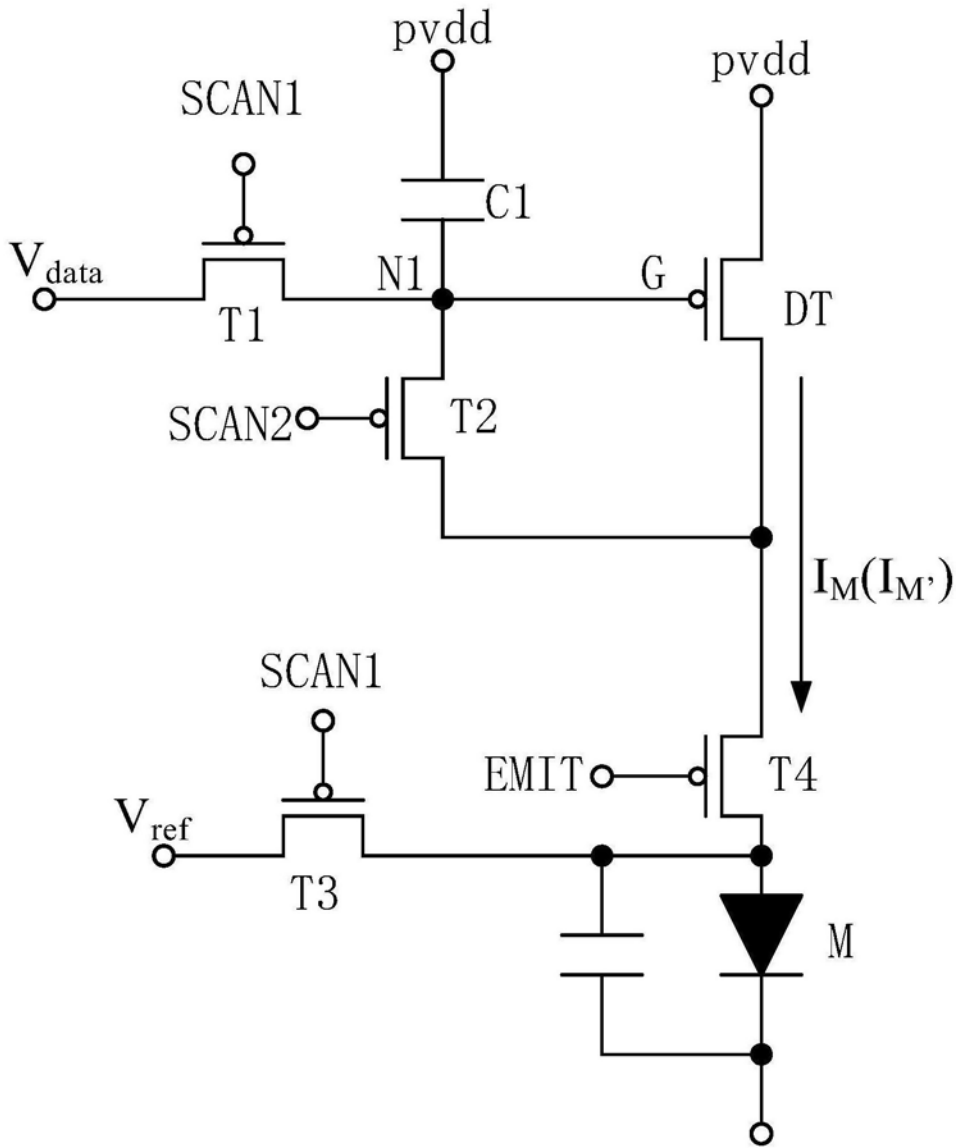


图2

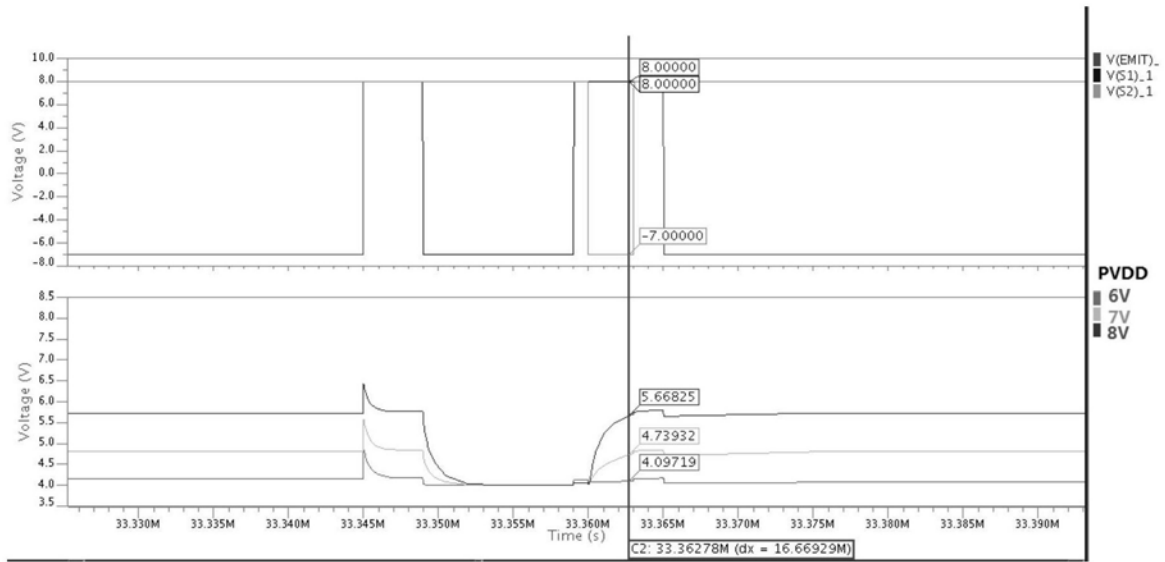


图3

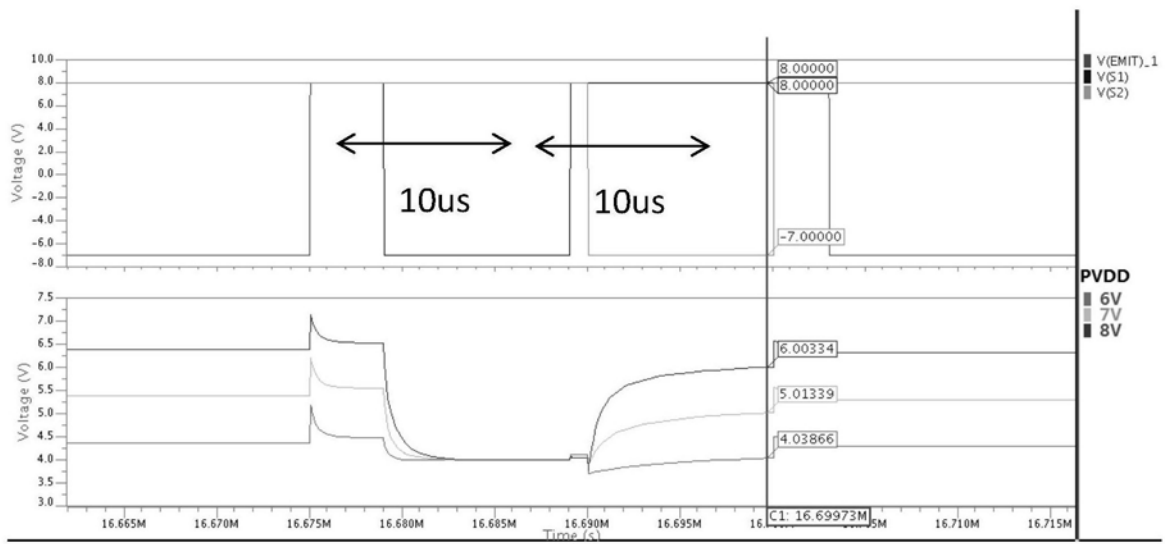


图4

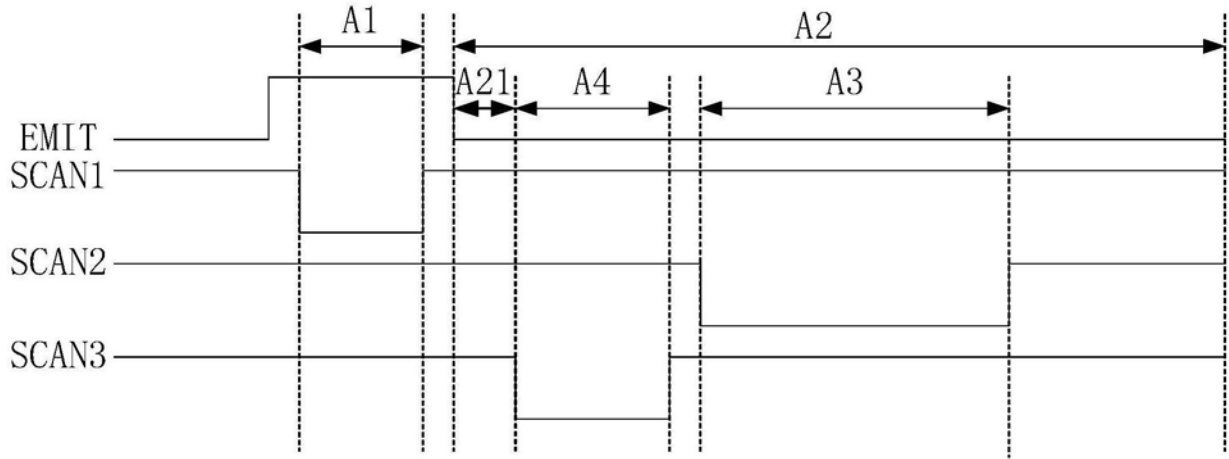


图5

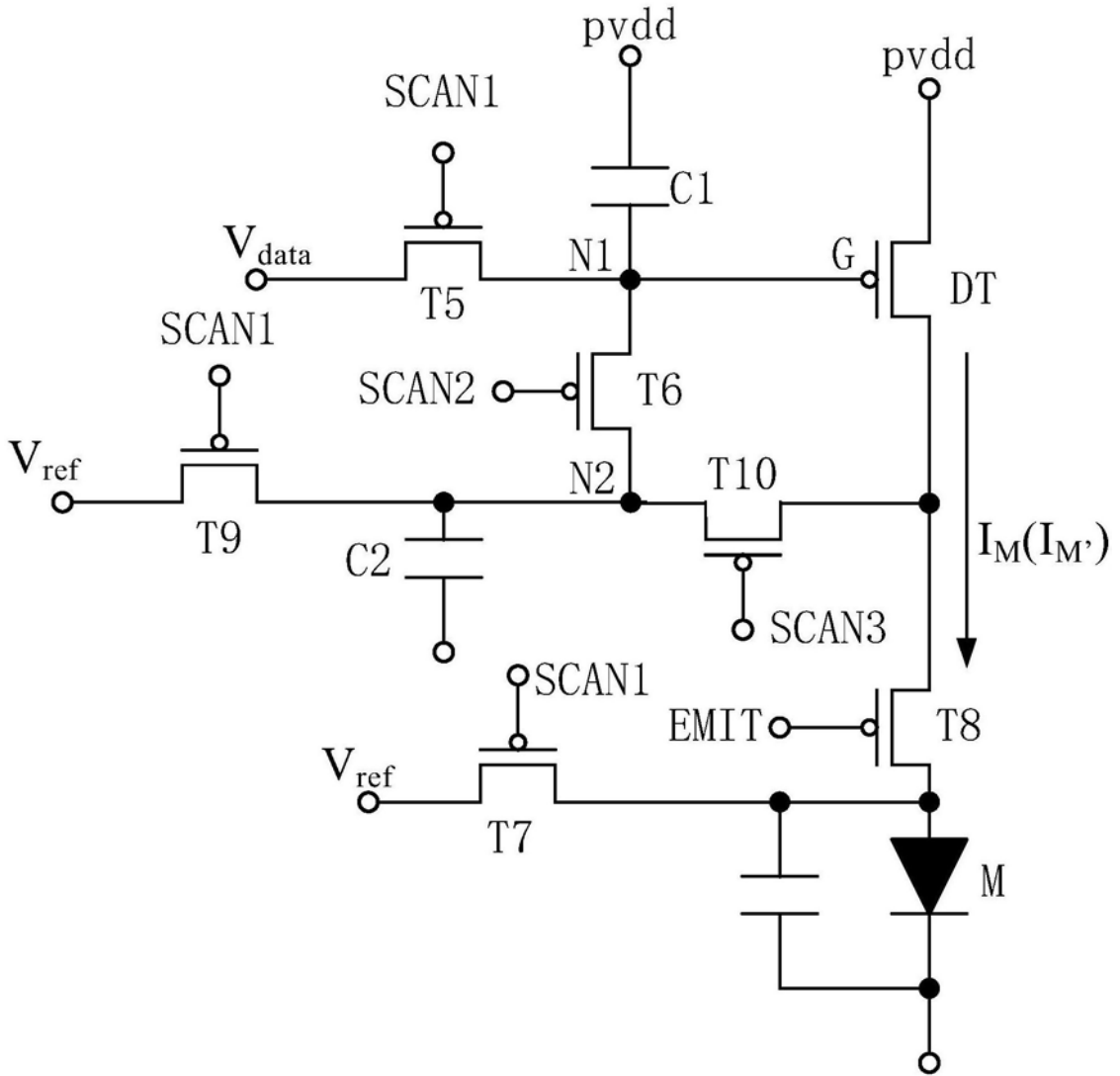


图6

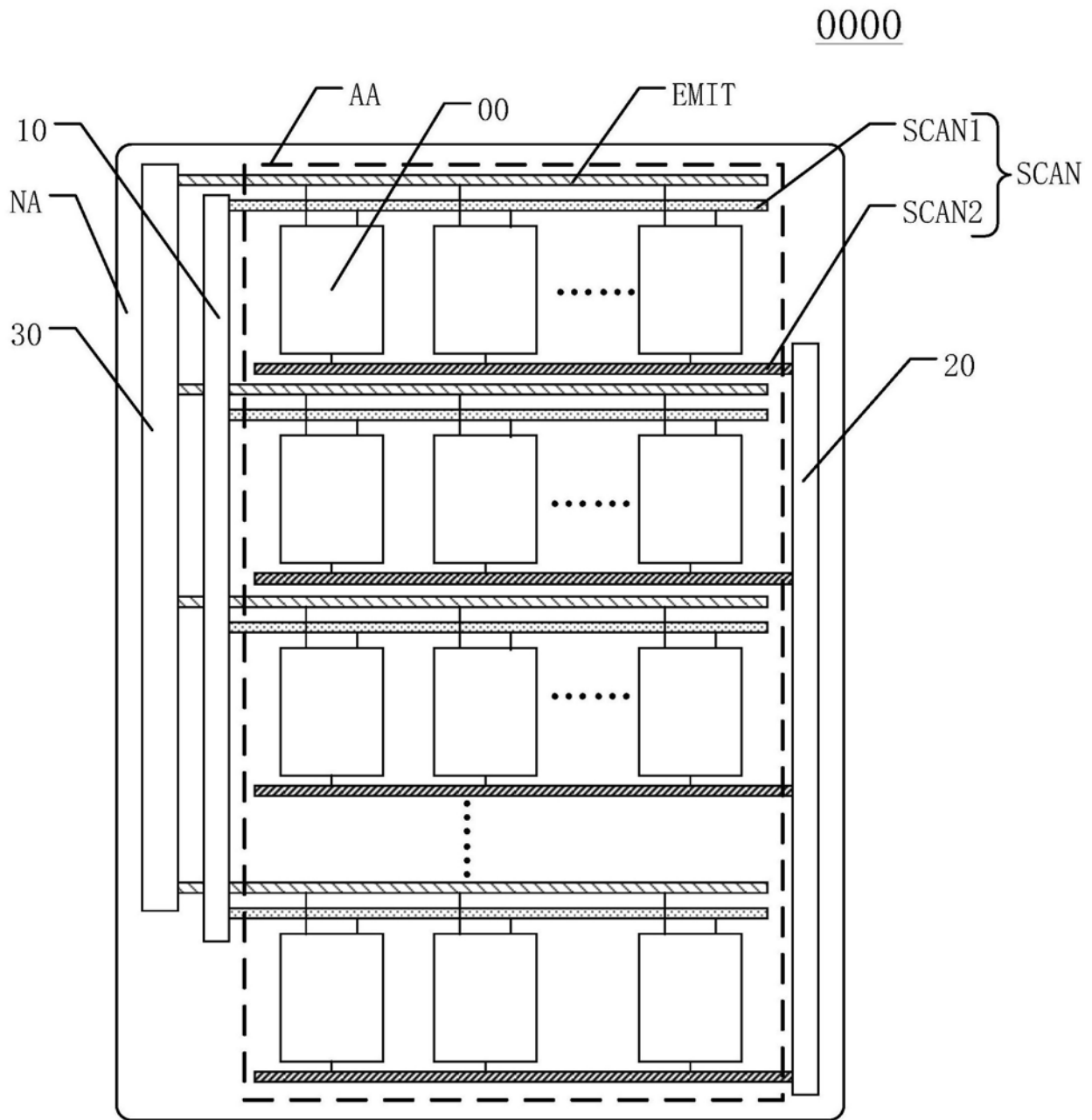


图7

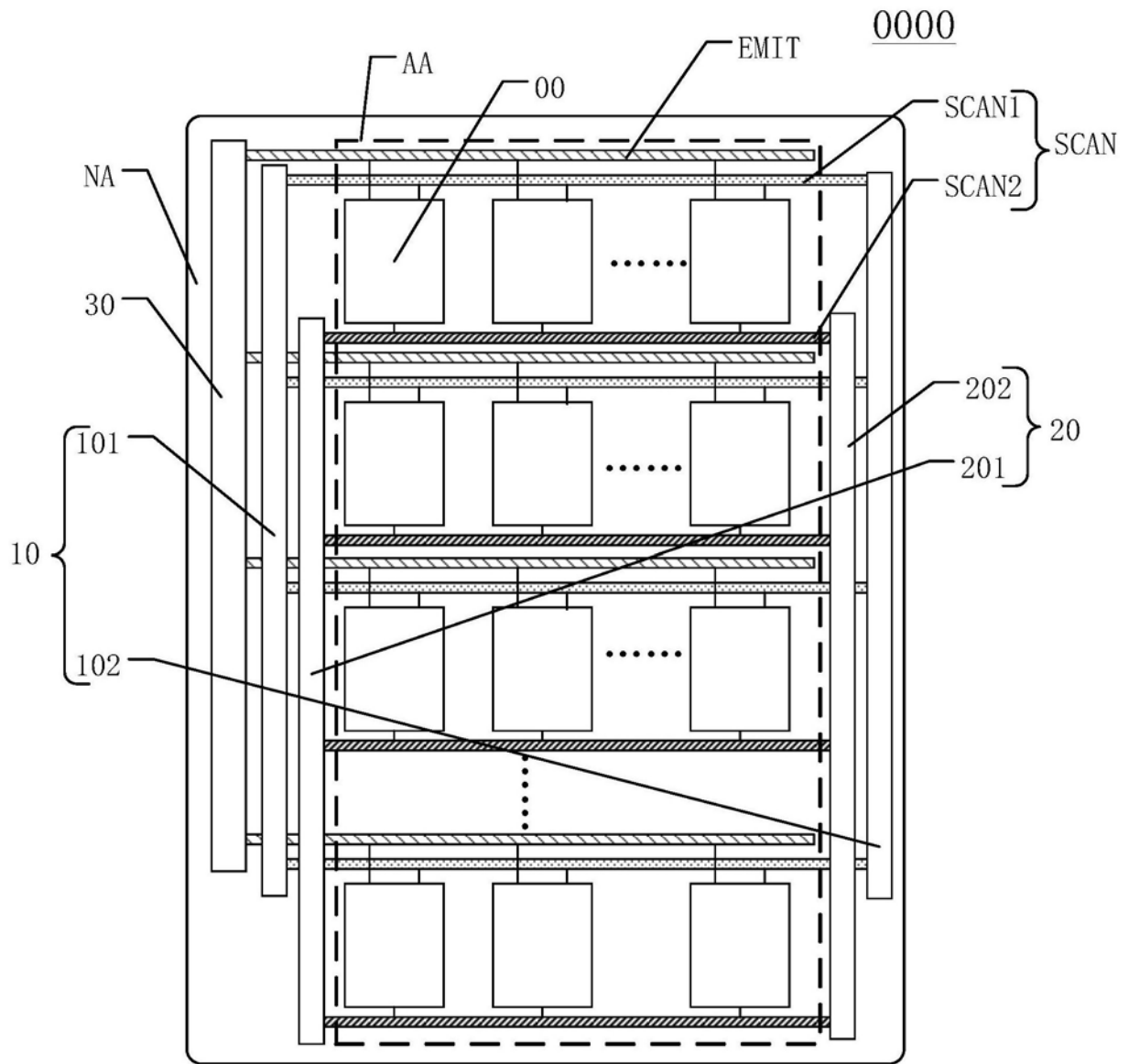


图8

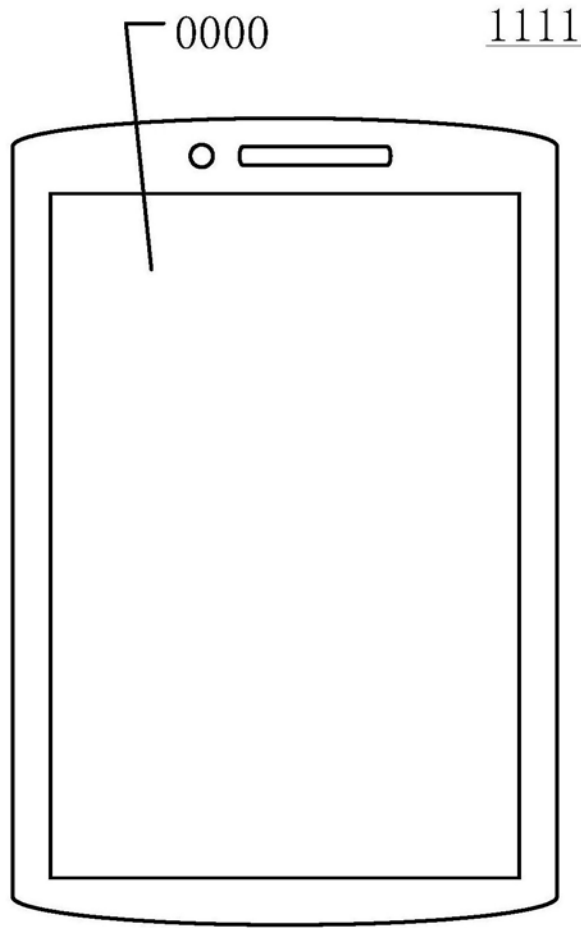


图9

专利名称(译)	像素驱动电路的驱动方法、显示面板和显示装置		
公开(公告)号	CN109671398A	公开(公告)日	2019-04-23
申请号	CN201910152436.5	申请日	2019-02-28
[标]申请(专利权)人(译)	厦门天马微电子有限公司		
申请(专利权)人(译)	厦门天马微电子有限公司		
当前申请(专利权)人(译)	厦门天马微电子有限公司		
[标]发明人	张宇恒 袁永 李杰良 黄婉铭 翟应腾		
发明人	张宇恒 袁永 李杰良 黄婉铭 翟应腾		
IPC分类号	G09G3/3266 G09G3/3233 G09G3/3291		
CPC分类号	G09G3/3233 G09G3/3266 G09G3/3291 G09G2320/0233		
代理人(译)	于淼		
其他公开文献	CN109671398B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种像素驱动电路的驱动方法、显示面板和显示装置，像素驱动电路的驱动方法中像素驱动电路包括：驱动晶体管和发光元件；驱动方法包括：数据写入阶段、发光阶段、补偿阶段，其中，发光阶段和补偿阶段交叠，且补偿阶段的起始时刻位于发光阶段开始之后。显示面板，包括显示区和非显示区；显示区包括多个阵列排布的像素单元、多条发光信号线、多条扫描信号线，像素单元包括像素驱动电路，像素驱动电路应用上述驱动方法进行驱动。显示装置包括上述显示面板。本发明可以将当前像素的电流影响实时纳入补偿范围，以实现更好的补偿效果，尽量使不同像素显示均匀，提高显示效果和显示品质。

